

## INFORMATIONS

Né le 24 Mai 1995 à Libourne (33)

Permis B

Français

## CONTACT

Pléiade de Maucamp, B6, Apt 154

202 Avenue de Thouars

33400 Talence

06 81 90 46 46

clegervais@enseirb-matmeca.fr

clementgervais2405.wixsite.com/cg24/

LinkedIn : Clément Gervais

## LANGAGES DE PROGRAMMATION

C, C++, SystemC, JavaME, Python, Arduino

HTML, Javascript, PHP, CSS,

HDL : VHDL

## OS EMBARQUÉS/TEMPS RÉEL

µClinux, µC/OS-II

Extensions Xenomai, PREEMPT-RT

Outil de construction d'un système complet:

Buildroot

## PROTOCOLES DE COMMUNICATION

I2C, SPI, UART, PCIE

## PROTOCOLES DE COMMUNICATION SANS FIL

Wifi, Bluetooth, BLE, Zigbee

## PROTOCOLES RÉSEAUX

TCP/IP, UDP, RAW Ethernet, TFTP, SSH

## CENTRES D'INTÉRÊTS

Football : Niveau régional Aquitaine

Aéronautique, Automobile, Aérospatial,

Architecture, Culture Espagnole

## COMPÉTENCES PERSONNELLES

Passionné

Motivé

Sérieux

Travailleur

Minutieux

Qualités relationnelles

## LANGUES

Anglais : TOEIC 805 pts

Espagnol : Lu et parlé

## RECOMMANDATIONS

Reconnu Top Stagiaire Thales 2019

# CLÉMENT GERVAIS

## INGÉNIEUR EN SYSTÈMES EMBARQUÉS

### FORMATION & DIPLÔMES

- **DIPLÔME D'INGÉNIEUR EN ELECTRONIQUE SPÉCIALISATION SYSTÈMES EMBARQUÉS (SE) (OBTENTION EN OCTOBRE 2019)**  
École d'Ingénieur Enseirb-Matmeca | 2016-2019 | Classé 3ème sur 100 étudiants
- **LICENCE ÉLECTRONIQUE ÉLECTROTECHNIQUE AUTOMATIQUE (EEA)**  
Université de Bordeaux | 2013-2016 | Mention AB
- **BACCALAURÉAT SCIENTIFIQUE SPÉCIALISATION SCIENCES POUR L'INGÉNIEUR (SI)**  
Lycée Max Linder | 2010-2013 | Mention AB

### STAGES

#### THALES DMS (MÉRIGNAC) | FÉVRIER-JUILLET 2019

Mots clés : SoC, FPGA, ARM, Ethernet, RAW, UDP, TCP, C, Buildroot

- Intégration et caractérisation d'une IP 10G Ethernet sur Zynq Ultrascale+ MPSoC.
- Mise en oeuvre d'un système embarqué complet (hardware + software) déployé sur MPSoC. Conception d'un Firmware Linux à l'aide de l'outil Buildroot.
- Création d'applications Client-Serveur en C (Raw Ethernet, UDP, TCP) basées sur l'utilisation de sockets Unix et utilisées pour des mesures de débits et de latences.
- Réalisation de tests, menés à l'aide de cartes NXP LX2160A et Kontron VPX 6U.

#### UPV-EHU BILBAO (ESPAGNE) | JUIN, JUILLET & SEPTEMBRE 2018

Mots clés : IoT, BLE, API, Arduino, C

- Stage basé sur la conception d'une béquille intelligente permettant de diagnostiquer l'évolution de la marche d'un patient atteint de la maladie de la sclérose en plaques.
- Développement embarqué sur carte RedBearLab BLE Nano v2 appliqué à la récupération de données issues de capteurs. Transmission des données récupérées à un PC hôte via Bluetooth Low Energy (BLE).
- Intégration de capteurs : Module Xsens (I2C), Baromètre/Température (I2C), Force (Analogique).
- Développement d'une application C sur PC hôte Windows pour le stockage des données. Utilisation de l'API C BGLIB de Bluegiga.

### PROJETS ACADÉMIQUES

#### MISE EN OEUVRE D'UNE PLATEFORME IoT

Mots clés : IoT, Artix 7, Zedboard, VHDL, FPGA, Serveur Web

- Développement d'une plateforme IoT permettant l'acquisition (température, pression) puis la transmission de données de capteurs dans une architecture Cloud. Etude de 2 solutions :
- 1ère solution : Architecture basée sur des machines d'états. Intégration du protocole I2C et du chiffrement AES CTR 128 en VHDL.
- 2ème solution : Codesign sur carte de développement Zedboard.
- Création d'un Serveur Web permettant d'afficher l'évolution des données en temps réel. Déchiffrement côté serveur. HTML, Javascript, PHP et Ajax utilisés.

#### CONCEPTION D'UN ACCÉLÉRATEUR MATÉRIEL SUR ZYNQ POUR DU TRAITEMENT D'IMAGES

Mots clés : Zynq, ARM, FPGA, LuaJIT, C

- Codesign sur carte Zybo Z7 ayant pour but le développement d'une application de détection de contours.
- Software : Firmware basé sur le langage LuaJIT s'exécutant en bare metal sur ARM Cortex-A9.
- Hardware : Développement d'une IP de détection de contours.
- IPs Direct Memory Access (DMA) utilisées pour des transferts PS vers PL optimisés.